

Zulässiges Material: Tabelle der booleschen Funktionen, Zehntabelle 0-16 (binär/oktal/dezimal/hexadezimal), KV-Diagramm-Formular, Intel-Befehlstabelle.  
 Dauer: 90 Minuten. Aufgabenblatt bitte mit Name beschriften und als Deckblatt mit abgeben. Reklamationen nur bei Rückgabe. Bei Nichtabholung 1 Punkt Abzug.

## Aufgabe 1

Wandeln Sie die Hexadezimalzahl F9BC6B25A in das Oktalsystem.

Punkte:

2/2 0

## Aufgabe 2

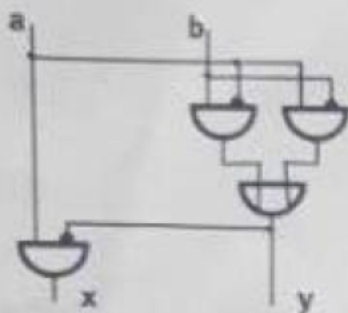
Ein Intel-Prozessor führe die nebenstehenden Befehle aus. Was steht an den mit „?“ markierten Stellen jeweils in Register AL (binär oder hexadezimal!) sowie im Carry- und Overflow-Flag?

```
mov AL, 2Dh
add AL, -63
; ?
mov AL, 2Dh
sub AL, 88h
; ?
```

Punkte:

3 1/2 1 1/2 0

## Aufgabe 3



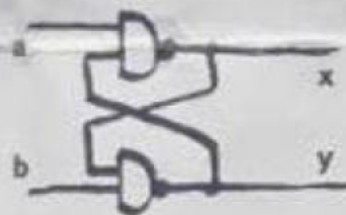
Analysieren Sie die abgebildete Schaltung. Stellen Sie die Wertetafel für die **Ausgänge x und y** auf. Welchen **Namen** hat diese Schaltung mit zwei Ausgängen? Welche **Schaltzeit** hat die Schaltung bei einer Gatterdurchlaufzeit von  $t_G = 3,2 \text{ ns}$ ?

Punkte:

1 1/2 1 1/2 0

## Aufgabe 4

Charakterisieren Sie das Verhalten der abgebildeten Schaltung: Nehmen Sie an, die Eingangswerte a und b werden in der Reihenfolge der Tabelle durchlaufen; bestimmen Sie jeweils die **Ausgangswerte** und tragen sie in die Tabelle ein. **Wie heißt so eine Schaltung?**

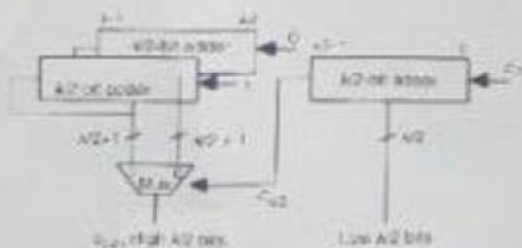


a	b	x	y
0	1		
1	1		
1	0		
1	1		
0	0		

Punkte:

1 1/2 1 1/2 0

## Aufgabe 5



Der Conditional-Sum-Addierer berechnet in der ersten Ebene für jede Stelle die Summe zweimal, nämlich in jeweils einer Variante für den Fall, dass der Übertrag aus der vorherigen Stelle 0 bzw. 1 ist. Hierfür wird jeweils ein Halbaddierer benötigt. Es entstehen Zwischenergebnisse der Länge 1 Bit. In jeder weiteren Ebene werden jeweils 2 Zwischenergebnisse der Länge  $k/2$  Bit zu einem

Punkte:

1 1/2 0

neuen Zwischenergebnis der Länge  $k$  Bit zusammengefasst, wobei aus den zuvor ermittelten Ergebnisvarianten diejenigen ausgewählt werden, die zu den nunmehr ermittelten Überträgen passen (s. Bild, Mux). Die Schaltung jeder Ebene (Addierer, MUX) sei **2-stufig realisiert**. In jedem Schritt entstehen also Zwischenergebnisse der doppelten Länge, bis zum Schluss das Gesamtergebnis in der vollen Länge berechnet wurde. Wie schnell berechnet der Conditional-Sum-Addierer mit  $t_G = 3,2 \text{ ns}$  Zahlen der Längen **64 Bit** bzw. **128 Bit**?

## Aufgabe 6

Konstruieren Sie einen synchronen Zähler für die Zählfolge 010, 011, 101, 111, 010, ...

Punkte:

2 1/2 1 1/2 0

## Aufgabe 7

Beachten Sie die Rückseite!

Punkte:

0

### Aufgabe 8

Welche Arten von Interrupts können während der angegebenen Befehle auftreten? Tragen Sie jeweils 1 oder 2 mögliche Ursachen ein.

	Speicherfehler	Datenfehler	extern	explizit
div DL		X	X	
mov DL, 0			X	
mov DX, [v]	X		X	
int 10h			X	X

Punkte: 1 1/2

### Aufgabe 9

Welche der folgenden Komponenten eines Rechners bzw. Maßnahmen dienen der Beschleunigung? Welche davon können die Intel-x86-CPU beschleunigen?

Beschleunigung	Beschl. x86-CPU	Komponente / Maßnahme
<input type="radio"/>	<input type="radio"/>	MMU
<input type="radio"/>	<input type="radio"/>	Stack
<input checked="" type="radio"/>	<input checked="" type="radio"/>	Cache
<input checked="" type="radio"/>	<input checked="" type="radio"/>	Pipeline
<input type="radio"/>	<input type="radio"/>	Adressbus
<input type="radio"/>	<input type="radio"/>	Transwarp
<input type="radio"/>	<input type="radio"/>	Partitionierung
<input checked="" type="radio"/>	<input checked="" type="radio"/>	Branch Prediction
<input type="radio"/>	<input type="radio"/>	Memory Controller
<input checked="" type="radio"/>	<input type="radio"/>	Elevator Algorithm
<input checked="" type="radio"/>	<input type="radio"/>	Delayed Branch
<input type="radio"/>	<input type="radio"/>	Mikroprogrammierung
<input checked="" type="radio"/>	<input type="radio"/>	Memory Bank Interleaving

Punkte: 2 1/2

### Aufgabe 10

Um welche Größenordnung verbesserten sich die folgenden Technologien in 30 Jahren?

Punkte: 1 1/2

Technologie	x10	x100	x1000	x10000	x100000	x1000000
Transistoranzahl auf CPU-Chip			X		O	O X
Taktfrequenz		X	O X	O		
Festplattenkapazität	X		X		O X	
Hauptspeicherzugriffszeit	X	O	O			

VT20 AIC  
Vero 412  
Vero 414  
Vero 416

### Aufgabe 11

Das Institut zur Auswertung extraterrestrischer Signale wird mit neuen Low-Cost-Computern ausgestattet, mit 1.5GHz-CPU, 4GB Hauptspeicher, 16MB Cachespeicher, 700GB Festplatte. Jede Abteilung darf ihre Geräte mit zwei Upgrades aufrüsten; wer wählt was?

Punkte: 1 1/2

Abteilung	CPU 3GHz	Memory 16GB	Cache 64MB	Disk 3TB
Signalanalyse: Mustererkennung in Echtzeit	X		X	
Transformation: Umformungen großer Dateien		X		X
Korrelation: Rechnungen auf großen Arrays		X	X	

### Aufgabe 12

Die virtuelle Speicherverwaltung MMU führt eine „Seitentabelle“ zur Abbildung der virtuellen Adressen des Programms auf reale Adressen des Hauptspeichers. Jeder Eintrag darin kann verschiedene Attribute haben. Welche der folgenden Attribute gibt es und was bewirken sie?

Punkte: 1 1/2

- valid
- dirty
- slimy
- sticky
- muddy
- swamped
- swapped
- readonly

valid: Daten sind vorhanden, können benutzt werden  
dirty: Daten werden verändert, aber nicht gespeichert  
sticky: Daten dürfen nicht ausgelagert werden  
swapped: Daten werden auf Festplatte ausgelagert  
readonly: Nur Lesezugriff

① F9BC6B25A IN DIGITAL

$1111111111111111$   
 $101011011110100110101100110011011010$   
 F      a      B      C      b      B      2      5      A  
 7      6      3      3      6      1      5      3      1      1      3      2  
 ⇒ 763361531132

② ZD  
 00101101

$63 = 2^7 + 2^6 + 2^5 + 2^4 + 2^3 + 2^2 + 2^1 + 2^0$   
 $128 + 64 + 32 + 16 + 8 + 4 + 2 + 1$   
 $00111111$

EK: 11000000  
 ZK: 11000000 + 1  
 = 11000001

$00101101$   
 $11000001$

11101110

CARRY FLAG: 0  
 OVERFLOW FLAG: 0

③ ZD = 00101101

88  
 10001000

EK: 01110111  
 ZK: 01110111 + 1  
 01111000

$00101101$   
 $01111000$

10100101

CARRY FLAG: 0  
 OVERFLOW FLAG: 1

④ NAME: HALBADDERER

a	b	x	y
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

SCHALTZEIT = STUFENZEIT · 76  
 = 3 · 32ns  
 = 96ns

⑤ NAME: RS-FLIPFLOP

a	b	x	y
0	1	1	0
1	1	1	0
1	0	0	1
1	1	0	1
0	0	=	unbestimmter Zustand

5) GESCHWINDIGKEIT =  $(\log N + 1) \cdot \text{STÜCKLEITEN} \cdot t_0$

64 Bit.  $T = (\log 64 + 1) \cdot 2 \cdot 3,2 \text{ ns}$   
 $= (6 + 1) \cdot 6,4 \text{ ns}$   
 $= 7 \cdot 6,4 \text{ ns}$   
 $= 44,8 \text{ ns}$  ✓

128 Bit.  $T = (\log 128 + 1) \cdot 6,4 \text{ ns}$   
 $= (7 + 1) \cdot 6,4 \text{ ns}$   
 $= 57,2 \text{ ns}$  ✓

7. 6,4  
2,8  
4,2  
4,8  
  
9. 6,4  
3,2  
4,8  
5,2

6) Synchron Zähler 010, 011, 101, 111

$Q_A, Q_B, Q_C$  = OUTPUT PRESENT STATE  
 $\bar{Q}_A, \bar{Q}_B, \bar{Q}_C$  = OUTPUT NEXT STATE  
 $T_A, T_B, T_C$  = INPUT

$Q_A$	$Q_B$	$Q_C$	$Q_A^+$	$Q_B^+$	$Q_C^+$	$T_C$	$T_B$	$T_A$	$T_C$	$Q_C$	$Q_C$	$Q_C$	$Q_C$	$Q_C$	$T_C = Q_B \cdot Q_A$
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
0	0	1	0	0	1	0	0	0	0	0	*	0	0	0	
0	1	0	0	1	0	0	0	0	0	0	*	*	*	*	
0	1	1	0	1	1	0	0	0	0	0	*	*	*	*	
1	0	0	1	0	0	0	0	0	0	0	*	*	*	*	
1	0	1	1	0	1	0	0	0	0	0	*	*	*	*	
1	1	0	1	1	0	0	0	0	0	0	*	*	*	*	
1	1	1	1	1	1	0	0	0	0	0	*	*	*	*	
$T_A$	$Q_C$	$Q_C$	$Q_C$	$Q_C$	$Q_C$					$T_B$	$Q_C$	$Q_C$	$Q_C$	$Q_C$	$T_B = \bar{Q}_C \cdot Q_A + (Q_B \cdot Q_C)$
$Q_B$	0	*	0	0	$Q_B$					$Q_B$	*	0	1	*	$Q_B$
$\bar{Q}_B$	0	*	*	*	$\bar{Q}_B$					$\bar{Q}_B$	0	*	*	*	$\bar{Q}_B$
	$Q_A$	$\bar{Q}_A$	$\bar{Q}_A$	$Q_A$						$Q_A$	$Q_A$	$\bar{Q}_A$	$Q_A$	$Q_A$	

$T_A = (Q_C \cdot Q_B) + (\bar{Q}_C \cdot \bar{Q}_A)$

Zur bestimme sind  $Q_A^+$  etc!

