



Klausur Technische Grundlagen der Informatik
Studiengang Medieninformatik
H. Linnemann

Freitag, 05. Juli 2013, 12.00 Uhr, Raum D E37

- Zugelassene Hilfsmittel: Keine.
- Versehen Sie bitte jedes Lösungsblatt mit Ihrem Namen und jede Seite mit einer fortlaufenden Seitennummer.
- Falls Teillösungen über mehrere Seiten verteilt sind, versehen Sie diese bitte mit entsprechenden Querverweisen. Nicht gekennzeichnete oder nicht eindeutig zugeordnete Lösungsfragmente werden nicht gewertet!
- Reklamationen der Korrektur und Bewertung nur bei Klausurrückgabe!

Name:

Vorname:

Matrikel-Nr.

Unterschrift:

Aushändigen der korrigierten Klausur (zutreffendes bitte ankreuzen):

- Nur an mich persönlich oder an Kommilitonen/innen mit schriftlicher Vollmacht
- An Frau / Herrfr:
- An alle, die danach fragen

Dritter (letzter zulässiger) Versuch oder Prüfungsfrist läuft in diesem Semester ab:

- Nein. ✓
- Ja.

Frage	Max. Punkte	Erreichte Punkte
Frage 1	6	6
Frage 2	8	8
Frage 3	14	14
Frage 4	15	12
Frage 5	8	8
Frage 6	9	9
Frage 7	21	21
Frage 8	8	8
Frage 9	11	10
SUMME	100	96

NOTE: 1,0

Anmerkung:

Ursprünglich stand hier eine „8“. Wir durften uns eine eigene neue Ziffer aussuchen.

- ✓1.) Wandeln Sie die Oktalzahl ⁵35342,415 in das Dual- und das Hexadezimalsystem!
- ✓2.) Es sind zwei Hexadezimalzahlen gegeben: $a = 7A3C_{16}$, $b = 656A_{16}$.
- ✓a) Berechnen Sie im hexadezimalen Zahlensystem $a + b$ und $a - b$.
 - ✓b) Führen Sie die Subtraktion zusätzlich im 16er Komplement aus.
- ✓3.) Stellen Sie die Dezimalzahl 65,875 dual im Fließkommaformat dar. Verwenden Sie das 32-Bit-Fließkommaformat mit 1 Bit Vorzeichen, 8 Bit Exponent mit Offset 127 und 23 Bit Fraktion.
- ✓4.) Gegeben ist folgende Funktionstabelle eines BCD zu 7-Segment-Dekoders:

BCD-Code (Eingangsvariable)				7-Segment-Code (Ausgangsvariable)							
D	C	B	A	a	b	c	d	e	f	g	
0	0	0	0	1	✓1	1	1	1	1	0	→ $\overline{D} \overline{C} \overline{B} \overline{A}$
0	0	0	1	0	✓1	1	0	0	0	0	
0	0	1	0	1	✓1	0	1	1	0	1	→ $\overline{D} \overline{C} \overline{B} \overline{A}$
0	0	1	1	1	✓1	1	1	0	0	1	→ $\overline{D} \overline{C} \overline{B} \overline{A}$
0	1	0	0	0	✓1	1	0	0	1	1	→ $\overline{D} \overline{C} \overline{B} \overline{A}$
0	1	0	1	1	✓1	0	1	1	1	1	→ $\overline{D} \overline{C} \overline{B} \overline{A}$
0	1	1	0	1	✓1	1	1	1	1	1	→ $\overline{D} \overline{C} \overline{B} \overline{A}$
0	1	1	1	1	✓1	1	0	0	0	0	→ $\overline{D} \overline{C} \overline{B} \overline{A}$
1	0	0	0	1	✓1	1	1	1	1	1	→ $\overline{D} \overline{C} \overline{B} \overline{A}$
1	0	0	1	1	✓1	1	1	0	1	1	→ $\overline{D} \overline{C} \overline{B} \overline{A}$
1	0	1	0	X	✓X	X	X	X	X	X	} Pseudo-tetraden (Don't Care)
1	0	1	1	X	✓X	X	X	X	X	X	
1	1	0	0	X	✓X	X	X	X	X	X	
1	1	0	1	X	✓X	X	X	X	X	X	
1	1	1	0	X	✓X	X	X	X	X	X	
1	1	1	1	X	✓X	X	X	X	X	X	

Ermitteln Sie **nur für die Ausgangsvariable a!** Wählen Sie eine andere Variable, werden Null Punkte vergeben!

- ✓a) die disjunktive Normalform.
- ✓b) das zugehörige KV-Diagramm und die minimierte Funktion. Berücksichtigen Sie dabei die Don't Care und verwenden Sie bitte das folgende in Ihr Lösungsblatt zu übertragende Schema:

		CD			
		00	01	11	10
AB	00				
	01				
	11				
	10				

- ✓c) Entwickeln sie für die minimierte Funktion das Schaltnetz.

- ✓ 5.) Ein zentraler Begriff der Informatik ist die sog. Von Neumann Architektur.
- ✓ a) Nennen Sie vier wesentliche Eigenschaften des von Neumann-Rechners!
 - ✓ b) Was versteht man unter dem „von Neumann’schen Flaschenhals“?
 - ✓ c) Wie kann man ihn vermeiden und wie heißt diese Rechnerarchitektur?
- ✓ 6.) Interrupts von Intelprozessoren können in drei Klassen eingeteilt werden. Nennen Sie die drei Klassen, die Art ihrer Auslösung und geben Sie jeweils ein Anwendungsbeispiel.
- 7.) Im Zusammenhang mit Rechnerarchitekturen werden häufig die Begriffe Speicherhierarchie und Cache verwendet.
- ✓ a) Skizzieren Sie die Speicherhierarchie und tragen Sie qualitativ die Zunahme bzw. Abnahme von Zugriffszeiten, Kosten und Speichergröße ein.
 - ✓ b) Was versteht man unter einem Cache?
 - ✓ c) Nennen Sie zwei Prinzipien der Anordnung von Caches bezüglich CPU und Hauptspeicher sowie die sich daraus ergebenden Vor- und Nachteile.
 - ✓ d) Was versteht man unter einem Assoziativspeicher und wozu wird er bei Caches eingesetzt?
 - ✓ e) Nennen Sie die drei grundlegenden Aktualisierungsstrategien für Caches.
- 8.) In aktuellen Prozessoren erfolgt die Abarbeitung von Maschinenbefehlen in Pipelines.
- ✓ a) Was versteht man unter einer Pipeline und welchem Zweck dient sie?
 - ✓ b) Skizzieren Sie die Abarbeitung von Befehlen in einer Pipeline.

- ✓ 9.) Gegeben ist der folgende Ausschnitt eines Assemblerprogramms (in einem durch eine Null begrenzten String werden enthaltene Kleinbuchstaben in Grossbuchstaben umgewandelt). Eine ASCII-Tabelle ist auf der folgenden Seite zu finden.

Befehl	Register							
	SI	DL	SI	DL	SI	DL	SI	DL
	1. Durch- lauf	2. Durch- lauf	3. Durch- lauf	4. Durch- lauf				
. . . .								
.DATA								
OTTO DW 0,0 ;Irgend etwas								
STRING DB 'dGb',0								
.CODE <i>64H 47H 62H</i>								
MOV AX,@DATA								
MOV DS,AX								
MOV SI, OFFSET STRING	<i>02H</i>							
AUSGABE:								
MOV DL, [SI]		<i>64H</i>	<i>47H</i>	<i>62H</i>	<i>00H</i>			
CMP DL, 0		<i>✓</i>	<i>✓</i>	<i>✓</i>	<i>✓</i>			
JE GOON								
CMP DL, 61H								
JL NEXTBUCH								
CMP DL, 7AH								
JG NEXTBUCH								
SUB DL, 20H		<i>44H</i>		<i>42H</i>				
MOV [SI], DL			<i>✓</i>		<i>✓</i>			
NEXTBUCH:								
INC SI	<i>03H</i>	<i>04H</i>	<i>05H</i>					
JMP AUSGABE	<i>✓</i>	<i>✓</i>	<i>✓</i>					
GOON:								
DEC SI						<i>04H</i>		
. . . .							<i>✓</i>	

10/11

Tragen Sie die NACH der Ausführung der einzelnen Befehle in den oben angegebenen Registern vorhandenen Werte in die Tabelle ein.

HEX	ASCII	HEX	ASCII	HEX	ASCII	HEX	ASCII	HEX	ASCII	HEX	ASCII	HEX	ASCII	HEX	ASCII
00	NUL	10	DLE	20	SP	30	0	40	@	50	P	60	`	70	p
01	SOH	11	DC1	21	!	31	1	41	A	51	Q	61	a	71	q
02	STX	12	DC2	22	"	32	2	42	B	52	R	62	b	72	r
03	ETX	13	DC3	23	#	33	3	43	C	53	S	63	c	73	s
04	EOT	14	DC4	24	\$	34	4	44	D	54	T	64	d	74	t
05	ENQ	15	NAK	25	%	35	5	45	E	55	U	65	e	75	u
06	ACK	16	SYN	26	&	36	6	46	F	56	V	66	f	76	v
07	BEL	17	ETB	27	'	37	7	47	G	57	W	67	g	77	w
08	BS	18	CAN	28	(38	8	48	H	58	X	68	h	78	x
09	HT	19	EM	29)	39	9	49	I	59	Y	69	i	79	y
0A	LF	1A	SUB	2A	*	3A	:	4A	J	5A	Z	6A	j	7A	z
0B	VT	1B	ESC	2B	+	3B	;	4B	K	5B	[6B	k	7B	{
0C	FF	1C	FS	2C	,	3C	<	4C	L	5C	\	6C	l	7C	
0D	CR	1D	GS	2D	-	3D	=	4D	M	5D]	6D	m	7D	}
0E	SO	1E	RS	2E	.	3E	>	4E	N	5E	^	6E	n	7E	~
0F	SI	1F	US	2F	/	3F	?	4F	O	5F	_	6F	o	7F	DEL

Tabelle: US-ASCII (ASCII = American Standard Code for Information Interchange)

~~1.~~ 8 3 5 3 4 2, 4 4 5

2. $a = 7A3C_{16}$ $b = 656A_{16}$

A	10
B	11
C	12
D	13
E	14
F	15

a)
$$\begin{array}{r} 7A3C \\ + 656A \\ \hline DFA6 \end{array} \checkmark$$

$$\begin{array}{r} 7A3C \\ - 656A \\ \hline 14D2 \end{array} = \underline{\underline{14D2}} \checkmark$$

b) 15er Komplement + 1 = 16er Komplement

$$\begin{array}{r} FFFF \\ - 656A \\ \hline 9A95 \end{array} \checkmark \rightarrow + 1 \rightarrow 9A96 \checkmark$$

$$\begin{array}{r} 7A3C \\ + 9A96 \\ \hline 114D2 \end{array} \checkmark = 14D2 \checkmark$$
 8/8

1.

oktal: 5 3 5 3 4 2, 4 7 5
 Bin: 00101011101011100010,100001101000
 Hex: 2 B A E 2, 8 6 8

$$535342,425_8 = 2BAE2,868_{16}$$

$$= 101011101011100010,1000011012$$

6/6

4

a)

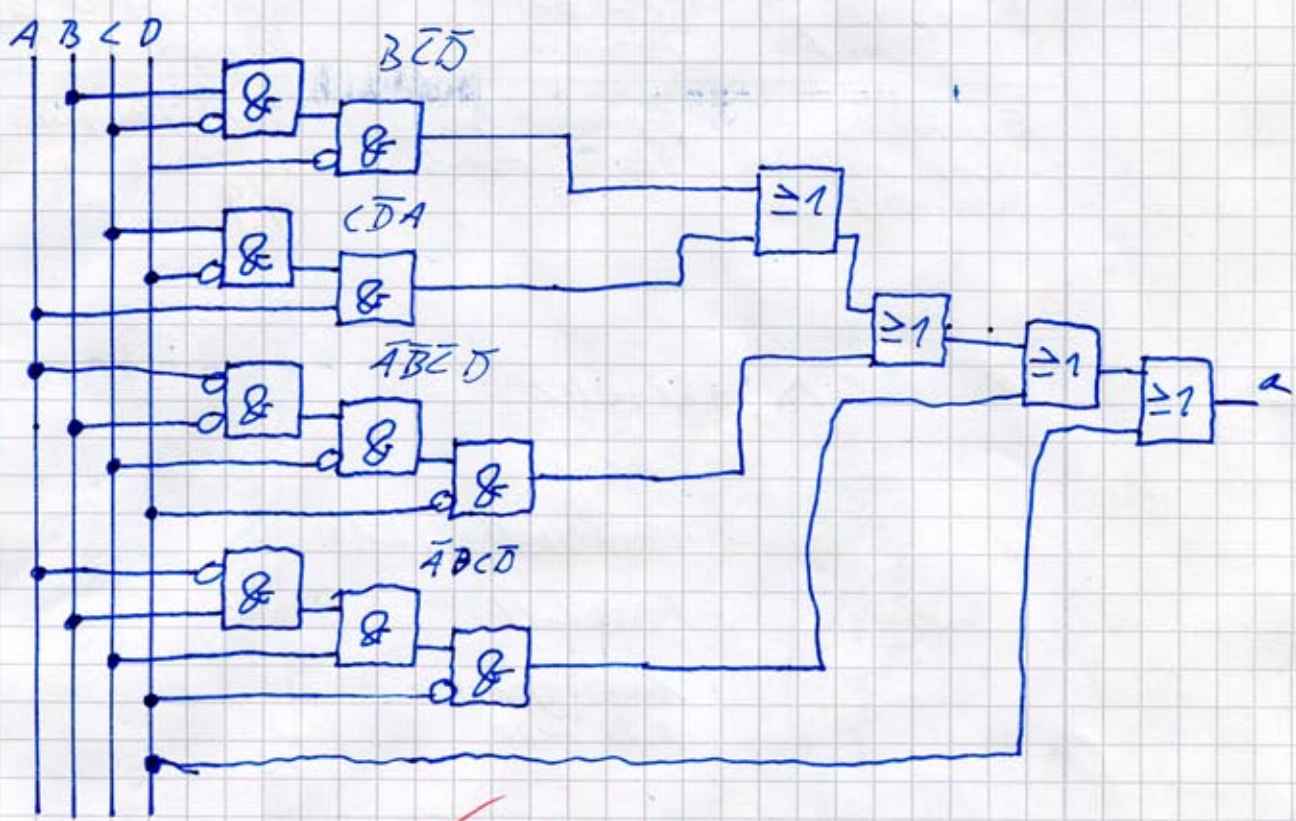
$$\overline{D}\overline{C}\overline{B}\overline{A} \vee \overline{D}\overline{C}B\overline{A} \vee \overline{D}\overline{C}BA \vee \overline{D}C\overline{B}\overline{A} \vee \overline{D}CBA \\ \vee \overline{D}C\overline{B}A \vee \overline{D}CBA \vee D\overline{C}\overline{B}\overline{A}$$

b)

AB \ CD	00	01	11	10
00	1	1	X	0
01	1	X	X	1
11	1	X	X	1
10	0	1	X	1

$= D \vee B\overline{C}\overline{D} \vee C\overline{D}A \vee \overline{A}\overline{B}\overline{C}\overline{D} \vee \overline{A}B\overline{C}\overline{D}$
 ✓ *NOT optimal (-3)*

c)



✓ 12/15

5

- a)
- nur ein Bus für Daten und Befehle
 - Daten und Programm im selben Speicher
 - Speicheranordnung flexibel
 - Zugriff langsamer als bei Harvard Architektur
 - geringere HW Kosten als Harvard
 - Einsatz z.B. in Home Computern
- b) Da nur ein Bus für Daten und Befehle muss die CPU auf den vergleichsweise langsamen Speicher warten.
- c) - Vermeidung der Harvard Architektur
 (Separate Busse für Daten und Befehle)
 - Minimierung der Effekte durch Einsatz von Cache Speicher
- 8/8

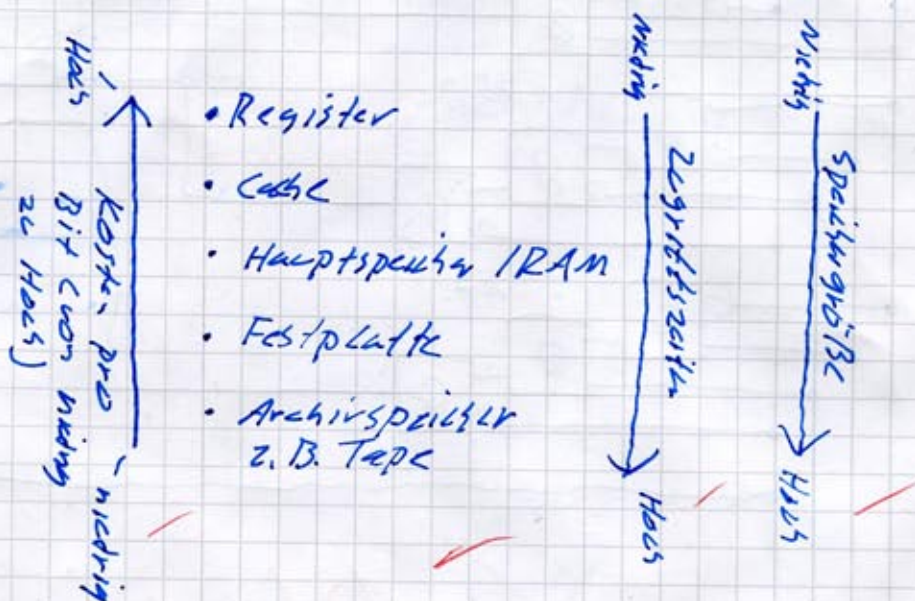
6

Klasse	Auslöser	Beispiel
Software-Interrupts	Programmierer	INT 10H = BIOS Funktionsaufruf
Exceptions	CPU bei Fehlern	Interrupt 0 bei Division durch 0
Externe / asynchrone Interrupts	Externe Bausteine, Events	Zeitgeberbaustein

9/9

7

a)



4

7 b)

Ein Cache ist ein schneller Pufferspeicher, der einen langsamen (nachfolgenden) Speicher "kaschiert" bzw. verdeckt. (3)

c)

Look Through ✓

- Angebonden mit vollen Prozessortakt, meist L1 Cache (7)
- teurer ✓

Look Aside ✓

- Parallel zum Hauptspeicher in Speichertakt angebonden ✓
- günstiger ✓

c)

- Least frequently used (LFU) ✓ (3)
- Least recently used (LRU) ✓
- LIFO (Last in First out) ✓

d)

Der Assoziativspeicher merkt sich abgefragte Adressen und hält dessen originale Speicheradressen und Werte vor. Wenn er "hört" die Speicheranfragen mit und antwortet, sofern er den Wert gespeichert hat, schneller mit dem Wert als der Speicher. (4)

21/21

8

a)

Eine Pipeline dient dazu mehrere Befehle gleichzeitig durch die 4 Stufen (Fetch, Decode, Execute, Write Back) zu senden ohne zu warten bis einer fertig ist. = Schneller, mehrere Operationen pro Takt, Befehl 2 muss nicht warten bis Befehl 1 komplett fertig ist. ✓

b)

Takt	Fetch	Decode	Execute	Write Back
1	Bef. 1			
2	Bef. 2	Bef. 1		
3	Bef. 3	Bef. 2	Bef. 1	
4	Bef. 4	Bef. 3	Bef. 2	Bef. 1
5		Bef. 4	Bef. 3	Bef. 2
6			Bef. 4	Bef. 3
7				Bef. 4

8/8